

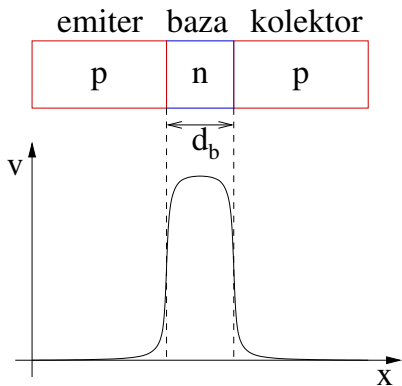
X.

TRANZYSTORY

Tranzystor bipolarny

Tranzystor bipolarny

Rozważamy strukturę *pnp*, która w stanie równowagi posiada rozkład potencjału, pokazany na Rys. (1).



Rysunek: 1. Schemat struktury *pnp* i profil potencjału. d_b = grubość bazy.

Efekt tranzystorowy występuje w strukturze *pnp* lub *npn*, jeżeli:

Efekt tranzystorowy występuje w strukturze *pnp* lub *nnp*, jeżeli:

- (1) Jedno złącze (**złącze emiter-baza**) jest spolaryzowane w kierunku przewodzenia, a drugie złącze (**złącze baza-kolektor**) jest spolaryzowane w kierunku zaporowym.

Efekt tranzystorowy występuje w strukturze *pnp* lub *npn*, jeżeli:

- (1) Jedno złącze (**złącze emiter-baza**) jest spolaryzowane w kierunku przewodzenia, a drugie złącze (**złącze baza-kolektor**) jest spolaryzowane w kierunku zaporowym.
- (2) Grubość bazy ($d_b \simeq 10^{-6} \div 10^{-5}$ m) jest znacznie mniejsza od średniej drogi swobodnej ($l \simeq 10^{-5} \div 10^{-4}$ m) nośników większościowych emitera.

Efekt tranzystorowy występuje w strukturze *pnp* lub *npn*, jeżeli:

- (1) Jedno złącze (**złącze emiter-baza**) jest spolaryzowane w kierunku przewodzenia, a drugie złącze (**złącze baza-kolektor**) jest spolaryzowane w kierunku zaporowym.
- (2) Grubość bazy ($d_b \simeq 10^{-6} \div 10^{-5}$ m) jest znacznie mniejsza od średniej drogi swobodnej ($l \simeq 10^{-5} \div 10^{-4}$ m) nośników większościowych emitera.
- (3) Koncentracja nośników ładunku w emiterze jest znacznie większa od koncentracji nośników ładunku w bazie.

Efekt tranzystorowy występuje w strukturze *pnp* lub *npn*, jeżeli:

- (1) Jedno złącze (**złącze emiter-baza**) jest spolaryzowane w kierunku przewodzenia, a drugie złącze (**złącze baza-kolektor**) jest spolaryzowane w kierunku zaporowym.
- (2) Grubość bazy ($d_b \simeq 10^{-6} \div 10^{-5}$ m) jest znacznie mniejsza od średniej drogi swobodnej ($l \simeq 10^{-5} \div 10^{-4}$ m) nośników większościowych emitera.
- (3) Koncentracja nośników ładunku w emiterze jest znacznie większa od koncentracji nośników ładunku w bazie. W praktycznej realizacji prowadzi do tego, że prąd płynący od strony emitera do bazy jest $10^3 \div 10^5$ razy większy niż prąd płynący od strony bazy do emitera.

Właściwe działanie tranzystora *pnp* zapewnione jest po przyłożeniu następujących napięć:

Właściwe działanie tranzystora *pnp* zapewnione jest po przyłożeniu następujących napięć:

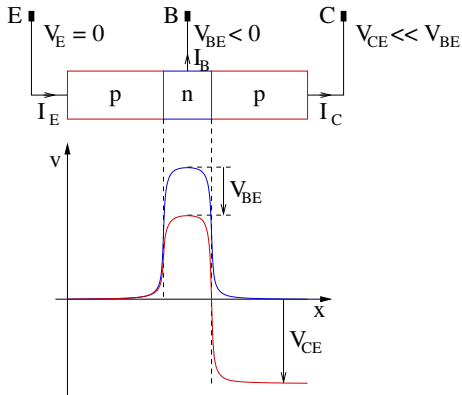
- ▶ napięcie przyłożone do emitera $V_E = 0$ (napięcie odniesienia)

Właściwe działanie tranzystora *pnp* zapewnione jest po przyłożeniu następujących napięć:

- ▶ napięcie przyłożone do emitera $V_E = 0$ (napięcie odniesienia)
- ▶ napięcie baza-emiter $V_{BE} < 0$

Właściwe działanie tranzystora *pnp* zapewnione jest po przyłożeniu następujących napięć:

- ▶ napięcie przyłożone do emitera $V_E = 0$ (napięcie odniesienia)
- ▶ napięcie baza-emiter $V_{BE} < 0$
- ▶ napięcie kolektor-emiter $V_{CE} \ll V_{BE}$, czyli $|V_{CE}|$ jest duże



Rysunek: 2. Schemat urządzenia i rozkład potencjału w działającym tranzystorze *npn*.

Dla rozkładu potencjału pokazanego na rysunku 2 znaczna część prądu emitera I_E dociera przez bazę do kolektora.

Dla rozkładu potencjału pokazanego na rysunku 2 znaczna część prądu emitera I_E dociera przez bazę do kolektora.

$$I_{EBC} = \alpha I_E \quad (1)$$

Dla rozkładu potencjału pokazanego na rysunku 2 znaczna część prądu emitera I_E dociera przez bazę do kolektora.

$$I_{EBC} = \alpha I_E \quad (1)$$

I_{EBC} = natężenie prądu w obwodzie emiter-baza-kolektor

α = współczynnik wzmocnienia prądowego ($\alpha \simeq 0.95 \div 0.99$)

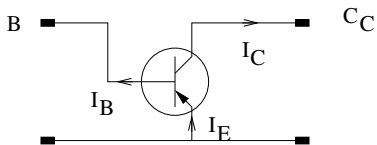
Dla rozkładu potencjału pokazanego na rysunku 2 znaczna część prądu emitera I_E dociera przez bazę do kolektora.

$$I_{EBC} = \alpha I_E \quad (1)$$

I_{EBC} = natężenie prądu w obwodzie emiter-baza-kolektor
 α = współczynnik wzmocnienia prądowego ($\alpha \simeq 0.95 \div 0.99$)
Ponadto w obwodzie płynie prąd I_{BC}^0 nośników mniejszościowych (dla struktury *pnp* są to dziury, które przepływają przez spolaryzowane zaporowo złącze baza-kolektor).

Układ ze wspólnym emiterem

Układ ze wspólnym emiterem



Rysunek: 3. Schemat obwodu ze wspólnym emiterem.

Bilans prądów w układzie ze wspólnym emiterem

Bilans prądów w układzie ze wspólnym emiterem

$$I_E = I_B + I_C \quad (2)$$

Bilans prądów w układzie ze wspólnym emiterem

$$I_E = I_B + I_C \quad (2)$$

$$I_C = I_{EBC} + I_{BC}^0 = \alpha I_E + I_{BC}^0 \quad (3)$$

Bilans prądów w układzie ze wspólnym emiterem

$$I_E = I_B + I_C \quad (2)$$

$$I_C = I_{EBC} + I_{BC}^0 = \alpha I_E + I_{BC}^0 \quad (3)$$

$$I_C = \alpha I_B + \alpha I_C + I_{BC}^0 \quad (4)$$

Bilans prądów w układzie ze wspólnym emiterem

$$I_E = I_B + I_C \quad (2)$$

$$I_C = I_{EBC} + I_{BC}^0 = \alpha I_E + I_{BC}^0 \quad (3)$$

$$I_C = \alpha I_B + \alpha I_C + I_{BC}^0 \quad (4)$$

Ostatecznie

$$I_C = \frac{\alpha}{1 - \alpha} I_B + \frac{1}{1 - \alpha} I_{BC}^0 \quad (5)$$

$$I_E = \frac{1}{1 - \alpha} I_B + \frac{1}{1 - \alpha} I_{BC}^0 \quad (6)$$

Wprowadzamy oznaczenia

$$\beta \stackrel{\text{def}}{=} \frac{\alpha}{1 - \alpha} \quad (7)$$

Wprowadzamy oznaczenia

$$\beta \stackrel{def}{=} \frac{\alpha}{1 - \alpha} \quad (7)$$

$$I_{EC}^0 \stackrel{def}{=} \frac{1}{1 - \alpha} I_{BC}^0 \quad (8)$$

Wprowadzamy oznaczenia

$$\beta \stackrel{def}{=} \frac{\alpha}{1 - \alpha} \quad (7)$$

$$I_{EC}^0 \stackrel{def}{=} \frac{1}{1 - \alpha} I_{BC}^0 \quad (8)$$

Dla $\alpha \simeq 1$ zachodzą związki:

Wprowadzamy oznaczenia

$$\beta \stackrel{def}{=} \frac{\alpha}{1 - \alpha} \quad (7)$$

$$I_{EC}^0 \stackrel{def}{=} \frac{1}{1 - \alpha} I_{BC}^0 \quad (8)$$

Dla $\alpha \simeq 1$ zachodzą związki:

$$\beta \simeq \frac{1}{1 - \alpha} \gg 1 \quad (9)$$

Wprowadzamy oznaczenia

$$\beta \stackrel{def}{=} \frac{\alpha}{1 - \alpha} \quad (7)$$

$$I_{EC}^0 \stackrel{def}{=} \frac{1}{1 - \alpha} I_{BC}^0 \quad (8)$$

Dla $\alpha \simeq 1$ zachodzą związki:

$$\beta \simeq \frac{1}{1 - \alpha} \gg 1 \quad (9)$$

$$I_{EC}^0 \simeq \beta I_{BC}^0 \quad (10)$$

Wprowadzamy oznaczenia

$$\beta \stackrel{def}{=} \frac{\alpha}{1 - \alpha} \quad (7)$$

$$I_{EC}^0 \stackrel{def}{=} \frac{1}{1 - \alpha} I_{BC}^0 \quad (8)$$

Dla $\alpha \simeq 1$ zachodzą związki:

$$\beta \simeq \frac{1}{1 - \alpha} \gg 1 \quad (9)$$

$$I_{EC}^0 \simeq \beta I_{BC}^0 \quad (10)$$

$$I_E \simeq \beta I_B + I_{EC}^0 \quad (11)$$

Prąd kolektora

$$I_C = \beta I_B + I_{EC}^0 \quad (12)$$

Prąd kolektora

$$I_C = \beta I_B + I_{EC}^0 \quad (12)$$

Dla $\beta \gg 1$

$$I_C \gg I_B$$

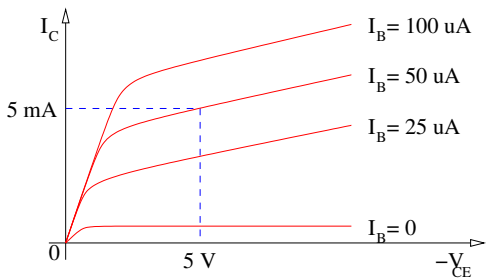
Prąd kolektora

$$I_C = \beta I_B + I_{EC}^0 \quad (12)$$

Dla $\beta \gg 1$

$$I_C \gg I_B$$

\implies otrzymujemy bardzo duże **wzmocnienie prądowe**.



Rysunek: 4. Statyczne charakterystyki prądowo-napięciowe tranzystora *pnp* w układzie wspólnego emitera.

Komentarz

Komentarz

- ▶ Tranzystor pracuje na stromej (liniowej) części charakterystyki $I_E(V_{BE})$.

Komentarz

- ▶ Tranzystor pracuje na stromej (liniowej) części charakterystyki $I_E(V_{BE})$. Jest to kierunek przewodzenia baza-emiter.

Komentarz

- ▶ Tranzystor pracuje na stromej (liniowej) części charakterystyki $I_E(V_{BE})$. Jest to kierunek przewodzenia baza-emiter.
- ▶ Tranzystor *pnp* jest **układem sterowanym przez bazę**.

Komentarz

- ▶ Tranzystor pracuje na stromej (liniowej) części charakterystyki $I_E(V_{BE})$. Jest to kierunek przewodzenia baza-emiter.
- ▶ Tranzystor *pnp* jest **układem sterowanym przez bazę**. Oznacza to, że mała zmiana potencjału bazy V_{BE} powoduje duże zmiany prądów emitera I_E i kolektora I_C .

Komentarz

- ▶ Tranzystor pracuje na stromej (liniowej) części charakterystyki $I_E(V_{BE})$. Jest to kierunek przewodzenia baza-emiter.
- ▶ Tranzystor *pnp* jest **układem sterowanym przez bazę**. Oznacza to, że mała zmiana potencjału bazy V_{BE} powoduje duże zmiany prądów emitera I_E i kolektora I_C .
- ▶ Wynika stąd, że tranzystor działa jak **wzmacniacz prądu**, w którym niewielki prąd bazy I_B wywołuje duży prąd kolektora I_C .

Tranzystory unipolarne

Tranzystory unipolarne

W tranzystorach tych istotny jest przepływ tylko jednego rodzaju nośników ładunku (elektronów lub dziur).

Tranzystory unipolarne

W tranzystorach tych istotny jest przepływ tylko jednego rodzaju nośników ładunku (elektronów lub dziur).

Ważną cechą tranzystora unipolarnego jest możliwość zmiany jego oporu przez działanie zewnętrznego pola elektrycznego na kanał przewodzenia.

Tranzystory unipolarne

W tranzystorach tych istotny jest przepływ tylko jednego rodzaju nośników ładunku (elektronów lub dziur).

Ważną cechą tranzystora unipolarnego jest możliwość zmiany jego oporu przez działanie zewnętrznego pola elektrycznego na kanał przewodzenia. Pole to wytwarza **elektroda bramki**, która jest izolowana od kanału przewodzenia warstwą dielektryka.

Tranzystory unipolarne

W tranzystorach tych istotny jest przepływ tylko jednego rodzaju nośników ładunku (elektronów lub dziur).

Ważną cechą tranzystora unipolarnego jest możliwość zmiany jego oporu przez działanie zewnętrznego pola elektrycznego na kanał przewodzenia. Pole to wytwarza **elektroda bramki**, która jest izolowana od kanału przewodzenia warstwą dielektryka.

Ponieważ o efekcie tranzystorowym decyduje wpływ pola elektrycznego bramki tranzystory unipolarne nazywane są często **tranzystorami polowymi**.

Tranzystory unipolarne

W tranzystorach tych istotny jest przepływ tylko jednego rodzaju nośników ładunku (elektronów lub dziur).

Ważną cechą tranzystora unipolarnego jest możliwość zmiany jego oporu przez działanie zewnętrznego pola elektrycznego na kanał przewodzenia. Pole to wytwarza **elektroda bramki**, która jest izolowana od kanału przewodzenia warstwą dielektryka.

Ponieważ o efekcie tranzystorowym decyduje wpływ pola elektrycznego bramki tranzystory unipolarne nazywane są często **tranzystorami polowymi**.

(angielska nazwa: **FET = Field Effect Transistor**)

Oznaczenie elektrod w tranzystorze unipolarnym:

Oznaczenie elektrod w tranzystorze unipolarnym:

- ▶ G = Gate = bramka

Oznaczenie elektrod w tranzystorze unipolarnym:

- ▶ G = Gate = bramka
- ▶ D = Dren = ujście

Oznaczenie elektrod w tranzystorze unipolarnym:

- ▶ **G** = Gate = bramka
- ▶ **D** = Dren = ujście
- ▶ **S** = Source = źródło

W tranzystorach unipolarnych bramka jest najczęściej izolowana przez warstwę SiO_2 , stąd powszechna nazwa tych tranzystorów:

W tranzystorach unipolarnych bramka jest najczęściej izolowana przez warstwę SiO_2 , stąd powszechna nazwa tych tranzystorów:
MOSFET = Metal-Oxide-Semiconductor Field-Effect Transistor

W tranzystorach unipolarnych bramka jest najczęściej izolowana przez warstwę SiO_2 , stąd powszechna nazwa tych tranzystorów:

MOSFET = Metal-Oxide-Semiconductor Field-Effect Transistor

W przypadku użycia innego izolatora, np. HfO_2 , mówimy o **tranzystorach MIS (MISFET)**.

Główne rodzaje tranzystorów MOS

Główne rodzaje tranzystorów MOS

- (1) tranzystor MOS z kanałem przewodzenia typu p (p -MOS):

Główne rodzaje tranzystorów MOS

- (1) tranzystor MOS z kanałem przewodzenia typu p (p -MOS): nośnikami prądu są dziury

Główne rodzaje tranzystorów MOS

- (1) tranzystor MOS z kanałem przewodzenia typu p (p -MOS): nośnikami prądu są dziury
- (2) tranzystor MOS z kanałem przewodzenia typu n (n -MOS):

Główne rodzaje tranzystorów MOS

- (1) tranzystor MOS z kanałem przewodzenia typu p (p -MOS): nośnikami prądu są dziury
- (2) tranzystor MOS z kanałem przewodzenia typu n (n -MOS): nośnikami prądu są elektrony

Budowa tranzystora typu *n*-MOS

Budowa tranzystora typu n -MOS

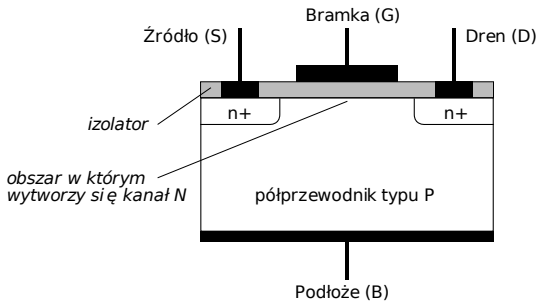
- ▶ Konstrukcja tranzystora MOS jest w pewnym stopniu analogiczna do kondensatora:

Budowa tranzystora typu n -MOS

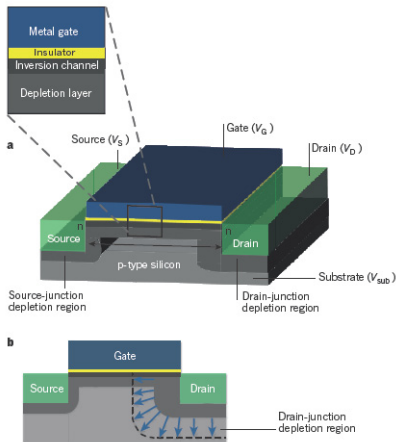
- ▶ Konstrukcja tranzystora MOS jest w pewnym stopniu analogiczna do kondensatora: jedną okładkę kondensatora stanowi metaliczna bramka, izolatorem jest warstwa SiO_2 , drugą okładkę kondensatora stanowi domieszkowany półprzewodnik typu p (najczęściej p -Si).

Budowa tranzystora typu n -MOS

- ▶ Konstrukcja tranzystora MOS jest w pewnym stopniu analogiczna do kondensatora: jedną okładkę kondensatora stanowi metaliczna bramka, izolatorem jest warstwa SiO_2 , drugą okładkę kondensatora stanowi domieszkowany półprzewodnik typu p (najczęściej p -Si).
- ▶ Obszary półprzewodnika przyległe do elektrod źródła i drenu są silnie domieszkowane donorami, czyli są to warstwy typu n^+ .

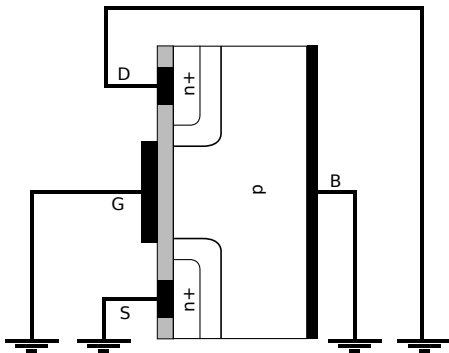


Rysunek: 5. Schemat budowy tranzystora n -MOS: S,G,D = metalowe elektrody, np. Al, izolator SiO_2 , n^+ = półprzewodnik silnie domieszkowany donorami, p = półprzewodnik normalnie domieszkowany akceptorami.



Rysunek: 6. Schemat budowy klasycznego tranzystora MOSFET z kanałem przewodzenia n . Jeżeli przyłożymy dodatnie napięcie V_G do bramki, to elektrony z obszarów źródła i drenu są przyciągane przez bramkę tworząc w pobliżu bramki **warstwę inwersyjną**, która stanowi **kanał przewodzenia typu n** . Odległość L źródła i drenu jest długością kanału przewodzenia.

Działanie tranzystora n -MOS dla różnych sposobów polaryzacji elektrod



Rysunek: 7. (a) Wszystkie napięcia polaryzacji równe zero:
 $V_{GS} = V_{DS} = 0$, pomiędzy obszarami typu n^+ i p istnieje **warstwa zaporowa zubożona w nośniki**.

$$(1) V_{GS} = V_{DS} = 0$$

(1) $V_{GS} = V_{DS} = 0$

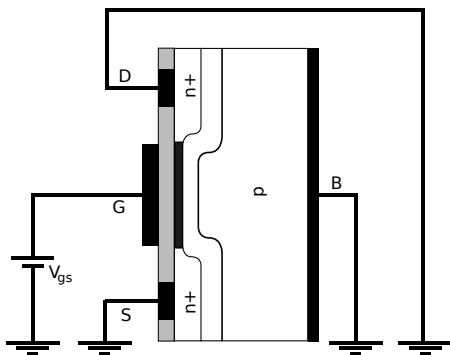
Na złączach $p - n^+$ w obszarach źródła (S) i drenu (D) powstaje warstwa zaporowa.

(1) $V_{GS} = V_{DS} = 0$

Na złączach $p - n^+$ w obszarach źródła (S) i drenu (D) powstaje warstwa zaporowa. Obszary S i D oddzielone są od siebie obszarem typu p .

(1) $V_{GS} = V_{DS} = 0$

Na złączach $p - n^+$ w obszarach źródła (S) i drenu (D) powstaje warstwa zaporowa. Obszary S i D oddzielone są od siebie obszarem typu p . Opór elektryczny obszaru pomiędzy źródłem i drenem jest bardzo duży.



Rysunek: 8. (b) Bramka spolaryzowana dodatnio względem podłoża $V_{GS} > 0$, napięcie źródło-dren $V_{DS} = 0$, pomiędzy obszarami typu n^+ źródła S i drenu D w pobliżu bramki G powstaje **kanal przewodzenia typu n**.

(2) $V_{GS} > 0, V_{DS} = 0$

(2) $V_{GS} > 0, V_{DS} = 0$

W tym przypadku dodatni ładunek bramki G indukuje ładunek ujemny na powierzchni półprzewodnika typu p przyległej do warstwy izolującej.

$$(2) V_{GS} > 0, V_{DS} = 0$$

W tym przypadku dodatni ładunek bramki G indukuje ładunek ujemny na powierzchni półprzewodnika typu p przyległej do warstwy izolującej. Wyindukowany ładunek ujemny pochodzi od swobodnych elektronów i zjonizowanych akceptorów, które powstały wskutek odepchnięcia dziur do wnętrza obszaru p (jonizacji akceptorów wynikającej z działania pola elektrycznego bramki).

(2) $V_{GS} > 0$, $V_{DS} = 0$

W tym przypadku dodatni ładunek bramki G indukuje ładunek ujemny na powierzchni półprzewodnika typu p przyległej do warstwy izolującej. Wyindukowany ładunek ujemny pochodzi od swobodnych elektronów i zjonizowanych akceptorów, które powstały wskutek odepchnięcia dziur do wnętrza obszaru p (jonizacji akceptorów wynikającej z działania pola elektrycznego bramki). Powstaje w ten sposób warstwa ładunku ujemnego o dużej koncentracji elektronów, zwana **warstwą inwersyjną**.

(2) $V_{GS} > 0$, $V_{DS} = 0$

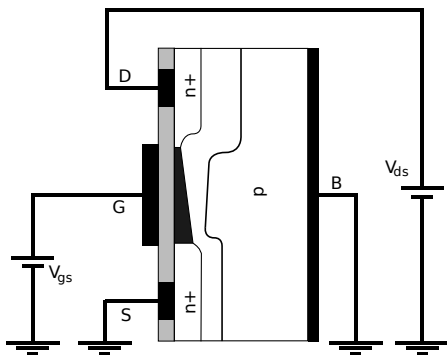
W tym przypadku dodatni ładunek bramki G indukuje ładunek ujemny na powierzchni półprzewodnika typu p przyległej do warstwy izolującej. Wyindukowany ładunek ujemny pochodzi od swobodnych elektronów i zjonizowanych akceptorów, które powstały wskutek odepchnięcia dziur do wnętrza obszaru p (jonizacji akceptorów wynikającej z działania pola elektrycznego bramki). Powstaje w ten sposób warstwa ładunku ujemnego o dużej koncentracji elektronów, zwana **warstwą inwersyjną**. Warstwa inwersyjna łączy obszary typu n^+ przy źródle i drenie.

(2) $V_{GS} > 0$, $V_{DS} = 0$

W tym przypadku dodatni ładunek bramki G indukuje ładunek ujemny na powierzchni półprzewodnika typu p przyległej do warstwy izolującej. Wyindukowany ładunek ujemny pochodzi od swobodnych elektronów i zjonizowanych akceptorów, które powstały wskutek odepchnięcia dziur do wnętrza obszaru p (jonizacji akceptorów wynikającej z działania pola elektrycznego bramki). Powstaje w ten sposób warstwa ładunku ujemnego o dużej koncentracji elektronów, zwana **warstwą inwersyjną**. Warstwa inwersyjna łączy obszary typu n^+ przy źródle i drenie. Od strony półprzewodnika typu p warstwa inwersyjna i obszary typu n^+ oddzielone są warstwą zaporową, zubożoną w nośniki ładunku.

$$(2) V_{GS} > 0, V_{DS} = 0$$

W tym przypadku dodatni ładunek bramki G indukuje ładunek ujemny na powierzchni półprzewodnika typu p przyległej do warstwy izolującej. Wyindukowany ładunek ujemny pochodzi od swobodnych elektronów i zjonizowanych akceptorów, które powstały wskutek odepchnięcia dziur do wnętrza obszaru p (jonizacji akceptorów wynikającej z działania pola elektrycznego bramki). Powstaje w ten sposób warstwa ładunku ujemnego o dużej koncentracji elektronów, zwana **warstwą inwersyjną**. Warstwa inwersyjna łączy obszary typu n^+ przy źródle i drenie. Od strony półprzewodnika typu p warstwa inwersyjna i obszary typu n^+ oddzielone są warstwą zaporową, zubożoną w nośniki ładunku. W ten sposób powstaje w warstwie inwersyjnej **kanał przewodzący prąd**.



Rysunek: 9. (c) Bramka spolaryzowana dodatnio względem podłoża $V_{GS} > 0$, dren spolaryzowany dodatnio względem źródła $V_{DS} > 0$, kanał przewodzenia staje się **klinowaty**, następuje **zamykanie kanału przewodzenia**.

(3) $V_{GS} > 0, V_{DS} > 0$

(3) $V_{GS} > 0, V_{DS} > 0$

Napięcie przyłożone pomiędzy dren i źródło powoduje przepływ prądu drenu o natężeniu I_D .

(3) $V_{GS} > 0$, $V_{DS} > 0$

Napięcie przyłożone pomiędzy dren i źródło powoduje przepływ prądu drenu o natężeniu I_D . Wzdłuż kanału przewodzenia działa napięcie zaporowe dla złącza $p - n^+$, które wytwarza pole elektryczne działające poprzecznie do kierunku przepływu prądu.

(3) $V_{GS} > 0$, $V_{DS} > 0$

Napięcie przyłożone pomiędzy dren i źródło powoduje przepływ prądu drenu o natężeniu I_D . Wzdłuż kanału przewodzenia działa napięcie zaporowe dla złącza $p - n^+$, które wytwarza pole elektryczne działające poprzecznie do kierunku przepływu prądu. Spadek tego napięcia zaporowego wzdłuż kanału przewodzenia prowadzi do **zwiększenia szerokości warstwy zaporowej**, przy czym szerokość ta rośnie przy zbliżaniu się do drenu.

(3) $V_{GS} > 0$, $V_{DS} > 0$

Napięcie przyłożone pomiędzy dren i źródło powoduje przepływ prądu drenu o natężeniu I_D . Wzdłuż kanału przewodzenia działa napięcie zaporowe dla złącza $p - n^+$, które wytwarza pole elektryczne działające poprzecznie do kierunku przepływu prądu. Spadek tego napięcia zaporowego wzdłuż kanału przewodzenia prowadzi do **zwiększenia szerokości warstwy zaporowej**, przy czym szerokość ta rośnie przy zbliżaniu się do drenu. Natomiast warstwa inwersyjna zwęża się i przybiera **kształt klinowaty**,

(3) $V_{GS} > 0$, $V_{DS} > 0$

Napięcie przyłożone pomiędzy dren i źródło powoduje przepływ prądu drenu o natężeniu I_D . Wzdłuż kanału przewodzenia działa napięcie zaporowe dla złącza $p - n^+$, które wytwarza pole elektryczne działające poprzecznie do kierunku przepływu prądu. Spadek tego napięcia zaporowego wzdłuż kanału przewodzenia prowadzi do **zwiększenia szerokości warstwy zaporowej**, przy czym szerokość ta rośnie przy zbliżaniu się do drenu. Natomiast warstwa inwersyjna zwęża się i przybiera **kształt klinowaty**, co prowadzi do **zamykania kanału przewodzenia**.

Zwężenie kanału przewodzenia prowadzi do **nasycenia charakterystyki**, czyli

Zwężenie kanału przewodzenia prowadzi do **nasycenia charakterystyki**, czyli

$$I_D = f(V_{DS}) \longrightarrow \text{const dla } V_{GS} = \text{const}$$

Zwężenie kanału przewodzenia prowadzi do **nasycenia charakterystyki**, czyli

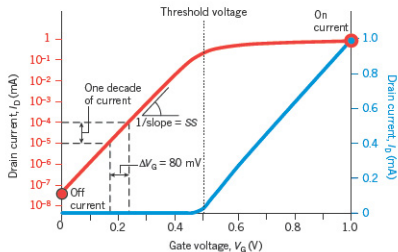
$$I_D = f(V_{DS}) \longrightarrow \text{const dla } V_{GS} = \text{const}$$

Prąd nasycenia utrzymuje stałą wartość.

Wpływ warstwy izolującej

Wpływ warstwy izolującej

Warstwa izolująca SiO_2 pułapkuje dodatnie nośniki ładunku, a zatem jej wpływ na działanie tranzystora jest taki, jakby bramka była spolaryzowana pewnym dodatnim potencjałem, nawet przy $V_{GS} = 0$.



Rysunek: 10. Prąd źródło-dren I_D w funkcji napięcia bramki V_G . Obie krzywe pokazują identyczne dane: krzywa niebieska (lewa oś y) w skali liniowej, krzywa czerwona (prawa oś y) w skali logarytmicznej. Gdy napięcie bramki V_G rośnie, wzrasta liczba elektronów w kanale przewodzenia, co z kolei powoduje wzrost prądu płynącego ze źródła do drenu. Prąd dla napięcia bramki $V_{G,min} = 0$ odpowiada stanowi wyłączenia (off current), a prąd dla napięcia bramki $V_{G,max} = 1\text{V}$ odpowiada stanowi włączenia (on current). Napięcie progowe (threshold voltage) oddziela obszary liniowego (wyższe wartości V_G) i eksponencjalnego (niższe wartości V_G) wzrostu prądu drenu wraz z napięciem bramki. Nachylenie eksponencjalnego wzrostu na skali logarytmicznej nazywane jest **nachyleniem podprogowym SS** (SS = subthreshold slope) i jest wyrażane w miliwoltach na dekadę prądu. W tym przypadku $SS = 80 \text{ mV/dekada}$, co oznacza, że w celu 10-krotnego zwiększenia podprogowego prądu drenu należy zwiększyć napięcie bramki o 80 mV.

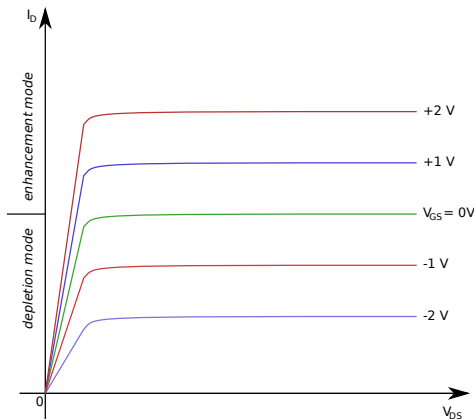
Sposoby (mody) pracy tranzystora *n*-MOS

Sposoby (mody) pracy tranzystora *n*-MOS

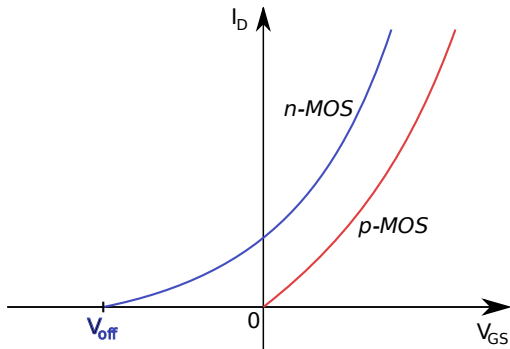
- (1) $V_{GS} > 0$: praca ze **wzbogaceniem** kanału przewodzenia w nośniki ładunku (enhancement mode)

Sposoby (mody) pracy tranzystora *n*-MOS

- (1) $V_{GS} > 0$: praca ze **wzbogaceniem** kanału przewodzenia w nośniki ładunku (enhancement mode)
- (2) $V_{GS} < 0$: praca ze **zubożeniem** kanału przewodzenia w nośniki ładunku (depletion mode)



Rysunek: 11. Charakterystyki statyczne tranzystora n -MOS.



Rysunek: 12. Porównanie zależności prądu drenu I_D od napięcia bramki V_{GS} w tranzystorach *n-MOS* i *p-MOS*.

Zastosowania

Zastosowania

- ▶ wzmacniacze prądu, sterowanie prądem, urządzenia optoelektroniczne

Zastosowania

- ▶ wzmacniacze prądu, sterowanie prądem, urządzenia optoelektroniczne
- ▶ pamięci półprzewodnikowe

Zastosowania

- ▶ wzmacniacze prądu, sterowanie prądem, urządzenia optoelektroniczne
- ▶ pamięci półprzewodnikowe
- ▶ **obwody scalone**: VLSI (Very Large Scale Integration): liczba składników (tranzystorów)/chip = $10^5 \div 10^7$, ULSI (Ultra Large Scale Integration): liczba składników (tranzystorów)/chip $> 10^7$.

Pamięci półprzewodnikowe

Pamięci ulotne (volatile memories)

Pamięci ulotne (volatile memories)

- ▶ DRAM (Dynamic Access Random Memory)

Pamięci ulotne (volatile memories)

- ▶ DRAM (Dynamic Access Random Memory)
- ▶ SRAM (Static Random Access Memory)

Pamięci nieulotne (nonvolatile memories)

Pamięci nieulotne (nonvolatile memories)

- ▶ EPROM (Erasable-Programmable Read-Only-Memory)

Pamięci nieulotne (nonvolatile memories)

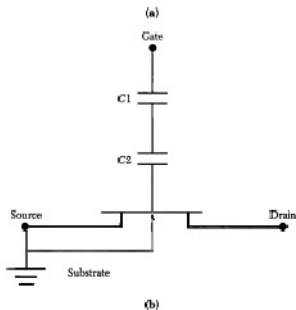
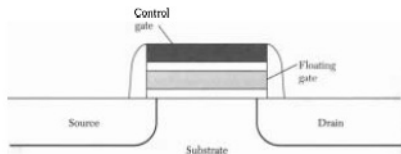
- ▶ EPROM (Erasable-Programmable Read-Only-Memory)
- ▶ EEPROM (Electrically Erasable-Programmable Read-Only-Memory)

Pamięci nieulotne (nonvolatile memories)

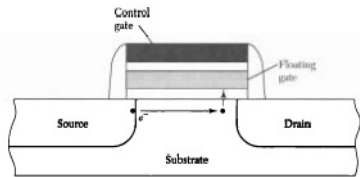
- ▶ EPROM (Erasable-Programmable Read-Only-Memory)
- ▶ EEPROM (Electrically Erasable-Programmable Read-Only-Memory)
- ▶ SEMC (Single-Electron Memory Cell)

Pamięci nieulotne (nonvolatile memories)

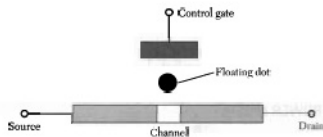
- ▶ EPROM (Erasable-Programmable Read-Only-Memory)
- ▶ EEPROM (Electrically Erasable-Programmable Read-Only-Memory)
- ▶ SEMC (Single-Electron Memory Cell)
- ▶ flash



Rysunek: 13. (a) Schemat pamięci nieulotnej. Control gate = bramka kontrolna, Floating gate = bramka pamiętająca (dosłownie "płynna").
 (b) Zastępczy obwód elektryczny.



(a)



(b)

Rysunek: (a) Wstrzykiwanie elektronów do bramki pamiętającej. (b) Schemat pamięci jednoelektronowej.

Działanie pamięci nieulotnej

Działanie pamięci nieulotnej

- ▶ Elektrony pochodzące ze źródła lub podłoża krzemowego typu n pod wpływem dużego napięcia źródło-dren rozpędzane są do dużych prędkości (stają się "gorące").

Działanie pamięci nieulotnej

- ▶ Elektrony pochodzące ze źródła lub podłoża krzemowego typu n pod wpływem dużego napięcia źródło-dren rozpędzane są do dużych prędkości (stają się "gorące").
- ▶ Jeżeli energia kinetyczna E_k tych elektronów jest wyższa niż energia bariery na złączu Si/SiO₂ ($E_k > 3.2\text{eV}$), to mogą one pokonać tę barierę.

Działanie pamięci nieulotnej

- ▶ Elektrony pochodzące ze źródła lub podłoża krzemowego typu n pod wpływem dużego napięcia źródło-dren rozpędzane są do dużych prędkości (stają się "gorące").
- ▶ Jeżeli energia kinetyczna E_k tych elektronów jest wyższa niż energia bariery na złączu Si/SiO₂ ($E_k > 3.2\text{eV}$), to mogą one pokonać tę barierę.
- ▶ Dodatkowo spolaryzowana bramka kontrolna przyciąga "gorące" elektrony, które pokonują barierę na złączu Si/SiO₂ i są wstrzykiwane przez dolną warstwę izolatora do bramki pamiętającej.

Działanie pamięci nieulotnej

- ▶ Elektrony pochodzące ze źródła lub podłoża krzemowego typu n pod wpływem dużego napięcia źródło-dren rozpędzane są do dużych prędkości (stają się "gorące").
- ▶ Jeżeli energia kinetyczna E_k tych elektronów jest wyższa niż energia bariery na złączu Si/SiO₂ ($E_k > 3.2\text{eV}$), to mogą one pokonać tę barierę.
- ▶ Dodatkowo spolaryzowana bramka kontrolna przyciąga "gorące" elektrony, które pokonują barierę na złączu Si/SiO₂ i są wstrzykiwane przez dolną warstwę izolatora do bramki pamiętającej.
- ▶ W bramce pamiętającej gromadzi się ładunek ujemny, pochodzący od wstrzykiwanych elektronów

Działanie pamięci nieulotnej

- ▶ Elektrony pochodzące ze źródła lub podłoża krzemowego typu n pod wpływem dużego napięcia źródło-dren rozpędzane są do dużych prędkości (stają się "gorące").
- ▶ Jeżeli energia kinetyczna E_k tych elektronów jest wyższa niż energia bariery na złączu Si/SiO₂ ($E_k > 3.2\text{eV}$), to mogą one pokonać tę barierę.
- ▶ Dodatkowo spolaryzowana bramka kontrolna przyciąga "gorące" elektrony, które pokonują barierę na złączu Si/SiO₂ i są wstrzykiwane przez dolną warstwę izolatora do bramki pamiętającej.
- ▶ W bramce pamiętającej gromadzi się ładunek ujemny, pochodzący od wstrzykiwanych elektronów (proces ten nazywamy "programowaniem").

Działanie pamięci nieulotnej (c.d)

Działanie pamięci nieulotnej (c.d)

- ▶ Ładunek zgromadzony w bramce pamiętającej powoduje wzrost napięcia progowego bramki kontrolnej, a zatem przyrząd przechodzi do stanu wysokiego napięcia, który odpowiada zapisowi wartości bitu = 1.

Działanie pamięci nieulotnej (c.d)

- ▶ Ładunek zgromadzony w bramce pamiętającej powoduje wzrost napięcia progowego bramki kontrolnej, a zatem przyrząd przechodzi do stanu wysokiego napięcia, który odpowiada zapisowi wartości bitu = 1.
- ▶ Zastosowanie odpowiedniego napięcia do bramki kontrolnej (lub naświetlenie przyrządu promieniowaniem ultrafioletowym) powoduje usunięcie ładunku zgromadzonego w bramce pamiętającej, co powoduje przejście przyrządu do stanu niskiego napięcia progowego, co oznacza wymazanie jedynki, czyli zapis wartości bitu = 0.

Uwagi

Uwagi

- ▶ Dla odpowiednio dobranych parametrów urządzenia ładunek może pozostawać w elektrodzie pamiętającej przez okres ponad 10 lat.

Uwagi

- ▶ Dla odpowiednio dobranych parametrów urządzenia ładunek może pozostawać w elektrodzie pamiętającej przez okres ponad 10 lat.
- ▶ Komórka pamięci EPROM nie zawiera elektrody kontrolnej, a zatem usunięcie ładunku z elektrody pamiętającej następuje wskutek naświetlenia urządzenia promieniowaniem nadfioletowym, które powoduje wzbudzenie elektronów do pasma przewodnictwa SiO_2 , a następnie ich odpływ do drenu lub źródła.

Uwagi

- ▶ Dla odpowiednio dobranych parametrów urządzenia ładunek może pozostawać w elektrodzie pamiętającej przez okres ponad 10 lat.
- ▶ Komórka pamięci EPROM nie zawiera elektrody kontrolnej, a zatem usunięcie ładunku z elektrody pamiętającej następuje wskutek naświetlenia urządzenia promieniowaniem nadfioletowym, które powoduje wzbudzenie elektronów do pasma przewodnictwa SiO_2 , a następnie ich odpływ do drenu lub źródła. W trakcie procesu wymazywania wymazywane są wartości bitów we wszystkich komórkach pamięci równocześnie.

Uwagi

- ▶ Dla odpowiednio dobranych parametrów urządzenia ładunek może pozostawać w elektrodzie pamiętającej przez okres ponad 10 lat.
- ▶ Komórka pamięci EPROM nie zawiera elektrody kontrolnej, a zatem usunięcie ładunku z elektrody pamiętającej następuje wskutek naświetlenia urządzenia promieniowaniem nadfioletowym, które powoduje wzbudzenie elektronów do pasma przewodnictwa SiO_2 , a następnie ich odpływ do drenu lub źródła. W trakcie procesu wymazywania wymazywane są wartości bitów we wszystkich komórkach pamięci równocześnie.
- ▶ Elektryczne wymazywanie pamięci w EEPROM powoduje, że wymazywane są bity w pojedynczych (selektywnie adresowanych) komórkach pamięci.

W komórce SEMC rozmiary bramki pamiętającej są zredukowane do ~ 10 nm (powstaje kropka kwantowa).

W komórce SEMC rozmiary bramki pamiętającej są zredukowane do ~ 10 nm (powstaje kropka kwantowa). Pojemność elektryczna przyrządu obniża się do ~ 1 aF, a gęstość zapisu informacji w przyrządzie w temperaturze pokojowej osiąga 265 Tb (256×10^{12} bitów).