

## Elektronika III

### Zadania na ćwiczenia, zestaw 2 Informatyka Stosowana III-i rok

1. Dokończyć zaania z poprzednich ćwiczeń.
2. Wyliczyć napięcie przełączania  $V_m$  inwertera, przy danych następujących parametrach:  $V_{dd}=5V$ ,  $u_p C_{ox}=27\mu A/V^2$ ,  $u_n C_{ox}=80\mu A/V^2$ ,  $V_{tp}=V_{tn}=0.74 V$ ,  $W_p/L_p=5.4/1.2$  (um),  $W_n/L_n=1.8/1.2$  (um).
3. Znajdź minimalną liczbę bramek 2-wejściowych, za pomocą których można zrealizować następujące funkcje:
  - a)  $f(A,B,C,D)=\sum[3,4,5,6,7]$
  - b)  $f(A,B,C,D)=\sum[2,3,8,9,10,(0,1,14)]$
4. Dla funkcji z zad. 3 oraz z zad. 1 z poprzedniego zestawu narysuj schematy bramek w technologii komplementarnego CMOS. Zastosuj odpowiednie wymiarowanie tranzystorów, w celu optymalizacji czasów propagacji.
5. Zaprojektuj układ logiczny gerujący bit parzystości oraz układ kontrolujący ten bit.
6. Zaprojektuj transkodery konwertujące 4-bitowe liczby w kodzie BCD 8421 na kod Graya i~odwrotnie. Narysuj schematy w komplementarnym CMOS.

Wartość	Dwójkowo	BCD8421	Gray
0	0000	0000	0000
1	0001	0001	0001
2	0010	0010	0011
3	0011	0011	0010
4	0100	0100	0110
5	0101	0101	0111
6	0110	0110	0101
7	0111	0111	0100
8	1000	1000	1100
9	1001	1001	1101
10	1010	-	1111
11	1011	-	1110
12	1100	-	1010
13	1101	-	1011
14	1110	-	1001
15	1111	-	1000